

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-055781

(43)Date of publication of application : 24.02.1992

(51)Int.Cl.

G01R 31/36

H02H 7/18

H02J 7/00

(21)Application number : 02-167894

(71)Applicant : MATSUSHITA ELECTRIC WORKS LTD

(22)Date of filing : 26.06.1990

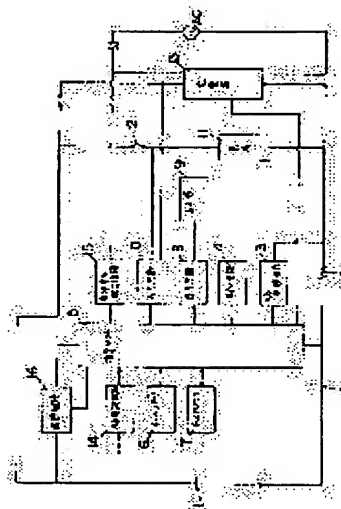
(72)Inventor : KAWAMURA TOSHINORI

## (54) RESIDUAL CAPACITY DISPLAY DEVICE FOR BATTERY

## (57)Abstract:

PURPOSE: To prevent deterioration of a battery due to current consumption of a residual capacity display device itself by cutting OFF power supply from a battery to a residual capacity display device by a breaker when a battery voltage BP becomes a predetermined level or less by voltage detecting means.

CONSTITUTION: A calculator 5 measures a BP input through an A/D converter 14 during charging of a battery 1, and detects a  $-? V$  voltage. When the  $-? V$  is detected, complete charging is judged, a charger 13 is controlled to stop charging to the battery 1. Whether the operation of the charger 13 is normal or not is checked through a power source voltage detector 15. A residual capacity display module A senses the discharging state of the battery 1 by an input circuit 10, and shifts it to a low consumption mode, but the battery 1 is load-discharged. In order to prevent deterioration of the battery 1 due to the load discharging for a long period, when the BP becomes a predetermined level if lower, the calculator 5 shifts the output to a breaker 16 from an H level to an L level, and cuts power supply to the module A. Thus, the battery 1 is merely self-discharged to prevent it from deteriorating.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平4-55781

⑬ Int.Cl.<sup>5</sup>

識別記号

庁内整理番号

⑭ 公開 平成4年(1992)2月24日

G 01 R 31/36  
H 02 H 7/18  
H 02 J 7/00

A 8606-2G  
8729-5G  
3 0 2 D 9060-5G

審査請求 未請求 請求項の数 1 (全6頁)

⑮ 発明の名称 電池の残容量表示装置

⑯ 特 願 平2-167894

⑰ 出 願 平2(1990)6月26日

⑱ 発 明 者 川 村 俊 教 大阪府門真市大字門真1048番地 松下電工株式会社内

⑲ 出 願 人 松下電工株式会社 大阪府門真市大字門真1048番地

⑳ 代 理 人 弁理士 石田 長七 外2名

明 細 書

1. 発明の名称

電池の残容量表示装置

2. 特許請求の範囲

(1) 電池の充放電の電気量から電池の残容量を演算する演算回路と、該残容量を表示する表示器とを有する電池の残容量表示装置において、電池電圧を検出する電圧検出手段と、該電圧検出手段で電池電圧が所定レベル以下になった時に、電池から残容量表示装置への電源供給を遮断する遮断回路とを設けたことを特徴とする電池の残容量表示装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、ニッケルカドミウム等の充電が可能な電池の残存容量を検出し、表示する電池の残容量表示回路に関するものである。

〔従来の技術〕

電池の充放電の電気量を監視している残容量

表示装置は、演算回路、記憶回路を有するマイクロコンピュータからなり、常時電池の出力電圧がかけられており、残容量表示装置自身、電池から電流を消費している。

〔発明が解決しようとする課題〕

電池が充電されずに、長期間放置される場合は、電池が過放電して漏液が発生する場合がある。通常、残容量表示装置では、電池が放置された場合は、外部からの信号により低消費電流のモードに移行する場合が殆どである。しかし、電池にとっては、低消費電流モードといえども、負荷放電状態であり、この状態が長期間続くと、漏液という問題が発生するのである。

本発明は、上述の点に鑑みて提供したものであって、残容量表示装置自身の消費電流により、電池を劣化させることのない残容量表示装置を提供することを目的としたものである。

〔課題を解決するための手段〕

本発明は、電池電圧を検出する電圧検出手段と、該電圧検出手段で電池電圧が所定レベル以下

になった時に、電池から残容量表示装置への電源供給を遮断する遮断回路とを設けたものである。

#### 〔作用〕

而して、電圧検出手段で電池電圧が所定レベル以下になった時には、遮断回路により、電池から残容量表示装置への電源供給を遮断するようにしている。

#### 〔実施例〕

以下、本発明の実施例を図面を参照して説明する。まず、本発明の前提となる第6図に示す回路について説明する。すなわち、残容量表示モジュールAが充電器13に接続されて、電池1が充電されているとき、充電電流は、充電器13から電池1のプラス極方向へ流れ、センサー抵抗2を通過して、充電器13へ戻る。このとき、充電電流はセンサー抵抗2によって電圧に変換される。変換された電圧は、A/D変換回路3によってデジタル値に変換され、演算回路5へ入力される。演算回路5は、このときタイマー回路4より、1回のA/D変換に使用された時間を取り込み、これら2

つのデータ(電流値と時間)より充電された電気量を計算する。演算回路5は、この動作を繰り返して、計測した充電電気量を積算して、第1のメモリ6に格納する。

第2のメモリ7には、例えば、電池1の定格容量が入力されている。尚、第2のメモリ7には定格容量ではなくて、容量のバラツキを考慮して平均値を入力するようにしても良い。演算回路5は、第1のメモリ6と第2のメモリ7の値を比較して、現在の第2のメモリ7に対する第1のメモリ7の値が、例えば何%であるかを計算し、出力回路8へ出力する。出力回路8は5つのポートから構成されており、演算回路5の各ポートP<sub>1</sub>～P<sub>5</sub>は、例えば第7図に示すような%区分となっていて、各割り当てのレベルを残容量値、すなわち、第2のメモリ7に対する第1のメモリ6の割合を超えると、各ポートP<sub>1</sub>～P<sub>5</sub>はHレベル状態となる。

出力回路8は5個のトランジスタQ<sub>1</sub>～Q<sub>5</sub>で構成され、表示器9に接続されている。表示器9

は例えば発光ダイオードLD<sub>1</sub>～LD<sub>5</sub>から構成され、出力回路8の出力状態に応じて発光ダイオードLD<sub>1</sub>～LD<sub>5</sub>が点灯していく。すなわち、第6図の例で説明すると、電池1の残容量が20%未満のときは、発光ダイオードLD<sub>1</sub>が1つ点灯し、20%以上40%未満では、発光ダイオードLD<sub>1</sub>、LD<sub>2</sub>が2個点灯し、40%以上60%未満では、発光ダイオードLD<sub>1</sub>～LD<sub>3</sub>が3個点灯し、60%以上80%未満では、発光ダイオードLD<sub>1</sub>～LD<sub>4</sub>が4個点灯し、80%以上ならば、すべての発光ダイオードLD<sub>1</sub>～LD<sub>5</sub>が点灯するという動作である。尚、第7図の例では、出力回路8はオープンコレクタ出力としている。また、出力回路の形式は、バイナリー出力でも良い。更に、発光ダイオードの代わりにLCDでも、もちろん良い。

充電状態においては、充電器13が残容量表示モジュールAに接続されると、その信号が入力回路10を介して演算回路5に入力されて、充電状態であることを認識する。充電が終わり、放電

状態となると、充電器13は、残容量表示モジュールAから離れた状態となり、今度は、スイッチ12が閉じられ、負荷11が残容量表示モジュールAと電池1に接続される。このときは、放電電流が前述の充電のときとは逆の向きに流れる。すなわち、電池1のプラス極から負荷11を介してセンサー抵抗2を通過して、電池1のマイナス極へ戻るのである。このとき、センサー抵抗2によって電圧に変換された電流値の極性が充電のときとは逆になることを除いて同じ動作原理で残容量表示モジュールAは動作する。

放電の場合には、電流の極性が逆となり、演算回路5は第1のメモリ6の積算値を今度は減算していくことになる。従って、表示器9の発光ダイオードも5個の点灯から、放電が継続されるにつれて、4個、3個、2個、1個の点灯へと発光ダイオードの点灯数が減少していく。放電状態は、スイッチ12がオンすると、入力回路10にHレベルの信号が入り、演算回路5にて放電状態が認識される。

充電器13、負荷11とも接続されていない場合は、演算回路5は、電池1が放置されていると認識し、低消費電流モードへ移行する。

次に、本発明の部分について説明する。本発明では、第1図に示すように、第5図の回路に電池電圧を検出する電圧検出手段であるA/D変換回路14と、充電器13の電源電圧を検出する電源電圧検出回路15等を設けたものである。

次に、動作を説明する。まず、充電状態では、充電中の電池電圧がA/D変換回路14に入力されて、デジタル値に変換されてマイクロコンピュータからなる演算回路5に入力される。演算回路5は充電期間中、電池電圧を測定することにより、電池1の- $\Delta V$ 電圧を検出する。ここで、- $\Delta V$ 電圧は、一般に電池の充電制御に用いられる- $\Delta V$ 制御を行う場合の電池電圧の低下の程度を意味し、この電圧が検出されると、電池は100%充電されていると判断するものである。つまり、電池電圧のピークを検出し、このピークから $\Delta V(V)$ だけ低下して時点を充電完了時点とするものである。

- $\Delta V$	電源電圧検出回路	演算回路認識
有	H	- $\Delta V$ 有効
有	L	- $\Delta V$ 無効 充電停止
無	H	充電中
無	L	充電停止

〈表 1〉

尚、電源電圧検出回路15のHは充電器13の電源オンを意味し、Lはオフを意味している。

演算回路5は、- $\Delta V$ 電圧を検知すると、電池1が100%充電されたと判断し、その時点で充電電流からの充電電気を100%に設定するものである。すなわち、第1のメモリ6の内容を第2のメモリ7の内容と同一にすることである。これは、それまでの残容量の計測で電池1の容量を、電池自身の特性、充電電流の値、環境温度等の誤差要因のために少なめに積算していた場合の誤差を補正するためのものである。ただし、- $\Delta V$ 電圧の検知にも電池の劣化や保存状態によ

また、- $\Delta V$ を検出すると、演算回路5から信号が充電器13に出力され、この信号により充電器13では電池1への充電出力(電流)を停止するように制御される。

さらに、演算回路5には充電器13の電源電圧が入力されているかどうかを検出する電源電圧検出回路15の信号が入力されている。この電源電圧検出回路15の働きは以下に示す如くである。すなわち、充電中の電池電圧は、充電が停止されると、急に低下するため、仮に充電器13のコンセントが抜かれてしまうと、充電停止による電池電圧の低下により、演算回路5は電池1から- $\Delta V$ 電圧が発生したと誤認してしまうため、充電器13が正常に動作している否かを確認するために、演算回路5は電源電圧検出回路15を介して充電器13の動作をチェックしているのである。

- $\Delta V$ 電圧検出と電源電圧検出回路15との信号の関係を表1に示す。

り誤差が発生するため、- $\Delta V$ 電圧を検出したときの充電電流の積算カウンタ値が第2のメモリ7の値に比べて70%以上の場合について、電池1の残容量値を100%に補正するものである。このとき、出力回路8の出力も同時に100%の出力に補正されるものである。

また、逆に- $\Delta V$ を検知したときは、すでに第2のメモリ7の値を超えていた場合は、第2のメモリ7の値を100%として設定するものである。この場合は、残容量値の積算が前述の誤差要因のために、多めに積算していた場合の誤差を補正するためのものである。この場合は、充電電流の積算を100%以上しないように設定しても、もちろん良い。これまでの動作をフロー図にした第2図に示す。

尚、本実施例では、- $\Delta V$ を検出するのに残容量表示モジュールA自身が電池電圧を測定しているが、充電器13が- $\Delta V$ 制御をしていれば、充電器13から- $\Delta V$ 検出時の信号が入力されるようにしても良い。

次に、本発明の要旨の部分について説明する。電池電圧が低下していった場合の電池電圧の検知、A/D変換回路14の動作について第3図により説明する。上述の如く、電池1が放電状態、すなわち、充電も放電もされていない状態になると、残容量表示モジュールAは、入力回路10にてこれを検知し、低消費電流モードへ移行する。低消費電流モードでの残容量表示モジュールAの消費電流は、200～300 $\mu$ A程度であり、電池1にとっては負荷放電となる。長期の負荷放電による電池1の劣化を防ぐために、A/D変換回路14によりデジタル値に変換された電池電圧が、所定レベル(電池1個当たり1.0V)以下になると、演算回路5は、遮断回路16への出力をHレベルからLレベルにして、残容量表示モジュールAに入力される電源をカットする。この遮断回路16の動作により、電池1は殆ど自分自身の自己放電のみの状態となり、劣化や液漏れの心配はなくなる。

遮断回路16の例を第4図に示す。この例で

本実施例では、演算回路5にて電池電圧を検出し、遮断回路16を制御しているが、外部に電圧検出器(図示せず)を有し、これにより、遮断回路16を制御する構成としても、もちろん良い。また、一旦消耗した電池1が充電されて電圧が上昇してきた場合は、遮断回路16内部又は電圧検出器(A/D変換回路14)でリセットがかかり、再び通電が開始される。

#### [発明の効果]

本発明は上述のように、電池電圧を検出する電圧検出手段と、該電圧検出手段で電池電圧が所定レベル以下になった時に、電池から残容量表示装置への電源供給を遮断する遮断回路とを設けたものであるから、電圧検出手段で電池電圧が所定レベル以下になった時には、遮断回路により、電池から残容量表示装置への電源供給を遮断するようにしていることで、残容量表示装置自身の消費電流により電流を劣化させることがないという効果を奏するものである。

#### 4. 図面の簡単な説明

は、スイッチ回路16aとラッチ回路16bより構成されているものである。遮断回路16を動作させるのに適当な電圧は、電池1の逆放電が発生しない程度の電圧であり、1セル当たり0.8～1.0V程度が適当である。

また、負荷が一時的にショートして電池電圧が低下した場合に、残容量表示モジュールAの電源をオフすると、誤動作となるため、演算回路5は電源電圧の低下が所定時間以上連続した場合につき、遮断回路16を動作させるものである。電源電圧の連続低下時間は、負荷の一時的なショートを考慮して、0.5秒以上程度が適当である。

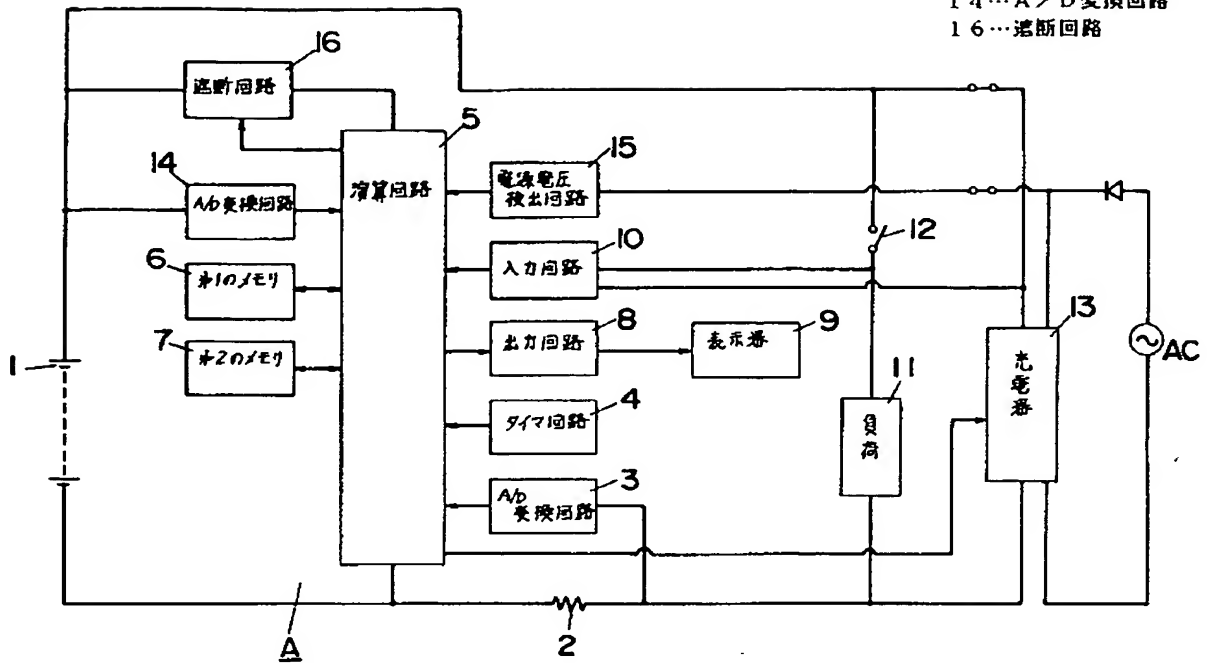
尚、上記の逆充電とは、電池の正負の極性を逆して充電器に接続し、電流を負極から正極に強制的に流すことをいう。ここでは、電池が消耗することにより、第4図に示すように、個々の電池電圧にバラツキが発生し、電池から電池へ逆極性で充電する状態をいう。第5図の場合では、電池1bの電圧が低いために、他の電池から逆極性で充電されることになる。

第1図は本発明の実施例のブロック図、第2図は同上のフロー図、第3図は同上のフロー図、第4図は同上の要部回路図、第5図は同上の説明図、第6図は本発明の前提となるブロック図、第7図は同上の要部回路図である。

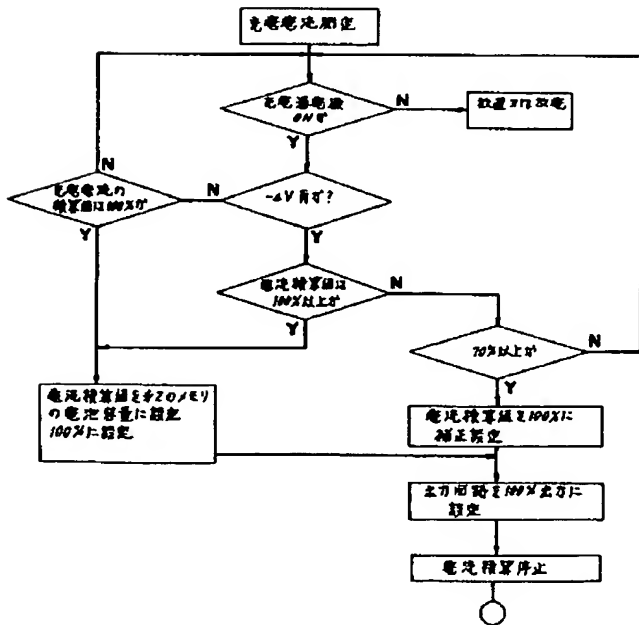
1は電池、5は演算回路、9は表示器、14はA/D変換回路、16は遮断回路である。

代理人 弁理士 石 田 長 七

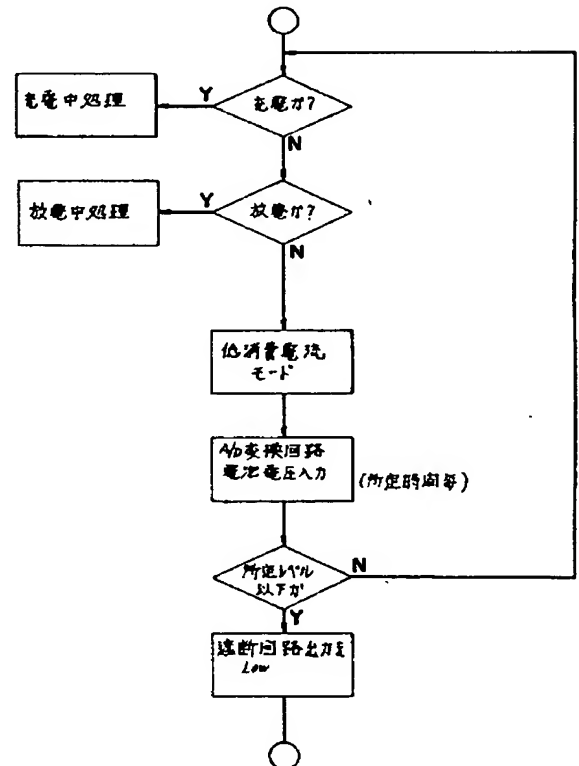
第1図



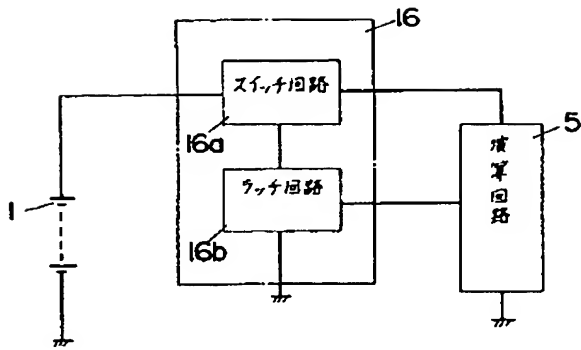
第2図



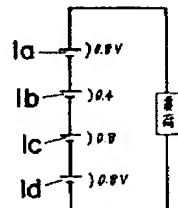
第3図



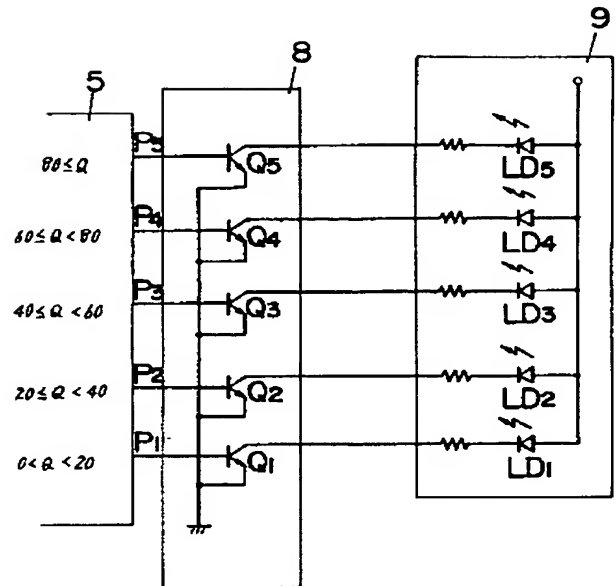
第4図



第5図



第7図



第6図

